



Arquitetura de Computadores

Aleardo Manacero Jr.

DCCE/UNESP

Grupo de Sistemas Paralelos e Distribuídos



Informações Gerais



- Objetivos principais:
 - Homogeneizar
 - Aprofundar

- Flexibilidade x rigidez

Informações Gerais



■ Avaliação

- 2 provas escritas (20%, 40%)
- Seminário (20%) → são avaliadas a desenvoltura (40%), clareza dos slides (40%) e controle do tempo (20%)
- Artigo (20%) → são avaliadas a clareza do texto (25%), adequação ao padrão científico (35%) e correção técnica (40%)

Informações Gerais



- Tópicos para seminário e artigo
 - Cada aluno deve submeter dois tópicos, de sua escolha e em ordem de preferência, ao docente **até** 25/03
 - Os tópicos devem tratar de desenvolvimentos recentes da área, com fontes de referência diferenciados (pelo menos cinco fontes)
 - O tópico a ser efetivamente tratado será indicado até 08/04

Bibliografia



■ Livros:

- M.J.Flynn, *Computer architecture: pipelined and parallel processor design*. Jones and Bartlett Pub. Inc., 1995
- M.J.Murdocca and V.P.Heuring, *Principles of computer architecture*. Prentice Hall Inc., 1999.
- M. Abd-El-Barr and H. El-Rewini, *Fundamentals of computer organization and architecture*. John Wiley & Sons, Inc., 2005.
- Patterson & Hennessy, *Computer Architecture: A Quantitative Approach*, 4th Edition, 2006

Bibliografia



- Revistas e anais de congressos:
 - *ACM Computer Architecture News.*
 - *ACM Transactions on Computer Systems.*
 - *ACM Transactions on Architecture and Code Optimization.*
 - *ACM Computing Surveys.*
 - *Communications of the ACM.*
 - *Publicações do SIGARCH - Special Interest Group on Computer Architecture.*

Bibliografia



- Revistas e anais de congressos (cont.):
 - *IET Computers and Digital Techniques.*
 - *IEEE Micro Magazine.*
 - *IEEE Computer Architecture Letters.*
 - *IEEE Transactions on Computers.*
 - *IEEE Transactions on VLSI Systems.*
 - *Elsevier Journal of Systems Architecture.*
 - *International Journal of High Performance Systems Architecture.*

Bibliografia



- Revistas e anais de congressos (cont.):
 - Simpósio Brasileiro de Arquiteturas de Computadores e Processamento de Alto Desempenho (SBAC-PAD).
 - *Proceedings of the:*
 - *International Symposium on Computer Architecture.*
 - *International Symposium on MicroArchitecture.*
 - *International Symposium of Computer Arithmetic.*
 - *Architectural Support for Programming Languages and Operating Systems.*
 - *International Conference on Embedded Computer Systems: Architectures, Modeling, and Simulation.*
 - *HotChips.*

Programa



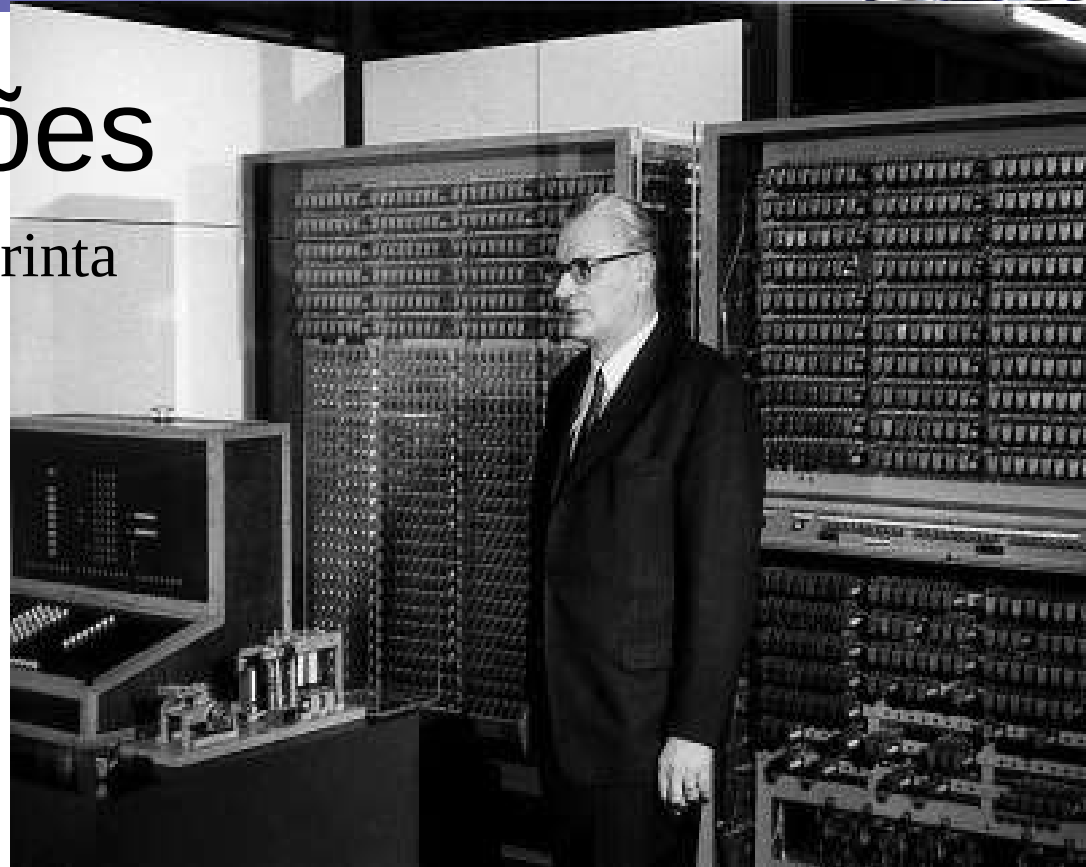
- Revisão sobre conceitos básicos.
- Arquitetura do conjunto de instruções.
- A unidade central de processamento e pipelines.
- O subsistema de memória.
- O subsistema de entrada e saída.
- Aceleradores de processamento
- Avanços no subsistema de memória
- Avanços no subsistema de entrada e saída
- Processadores vetoriais
- Processadores gráficos

Histórico



■ Quatro gerações

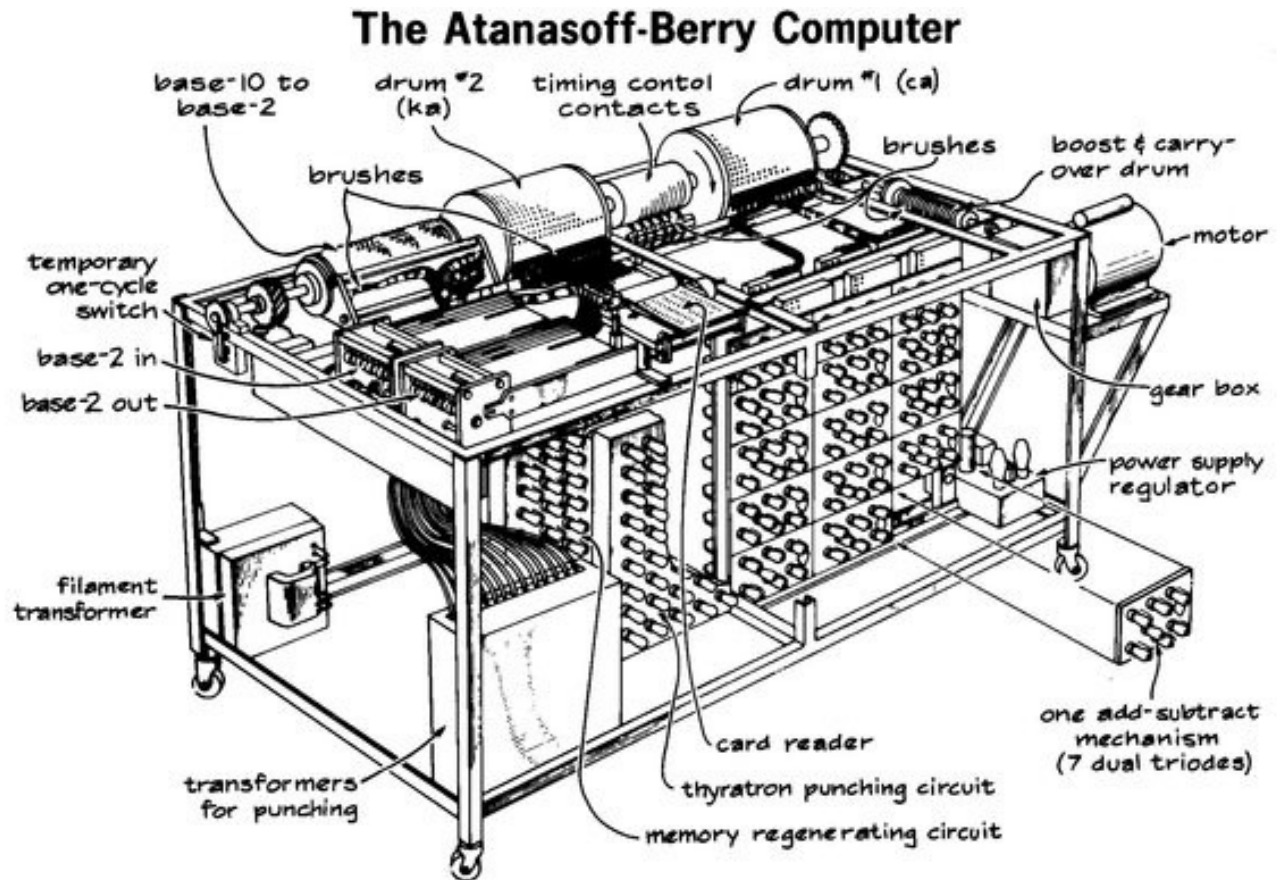
- Primórdios: até os anos trinta
 - Babilônia
 - Charles Babbage
 - Ada Augusta Byron
 - Konrad Zuse —> Z3



Histórico

■ Quatro g

- Primórdios: at
 - Babilônia
 - Charles B
 - Ada Augu
 - Konrad Zu
 - Atanasoff-Berry —> ABC



Histórico



■ Quatro gerações

- Primórdios: até os anos trinta
 - Babilônia
 - Charles Babbage
 - Ada Augusta Byron
 - Konrad Zuse
 - Atanasoff-Berry —> ABC



Histórico



- Primeira geração

- 1940 - 1950

- Eletrônica

- 1944: n

- 1945: a

- 1946: E



Histórico



- Primeira geração:
 - 1940 - 1953
 - Eletrônicos – válvulas
 - 1944: memória = discos
 - 1945: armazenamento de programas
 - 1946: ENIAC
 - 1946: EDVAC
 - 1947: transistor
 - 1950: programação simbólica

Histórico



- Segunda geração:
 - 1954 – 1963
 - Computadores transistorizados
 - 1954: FORMula TRANslation
 - 1958:
 - ALGORithmic Language
 - Circuito Integrado
 - 1960: Common Business Oriented Language
 - 1963: CMOS

Histórico



- Terceira geração:
 - 1964 - 1975
 - 1965: Circuitos integrados → SSI e MSI
 - 1968: Memórias de estado sólido
 - Aprimoramento das linguagens de alto nível
 - Sistema operacional
 - Compartilhamento de tempo
 - Memórias virtuais
 - 1970: Processadores vetoriais e matriciais
 - 1971: i4004

Histórico



- Quarta geração:
 - 1976 até hoje?
 - CIs LSI e VLSI: lógica e memória
 - Compiladores vetorizantes
 - Supercomputadores e PCs

Histórico



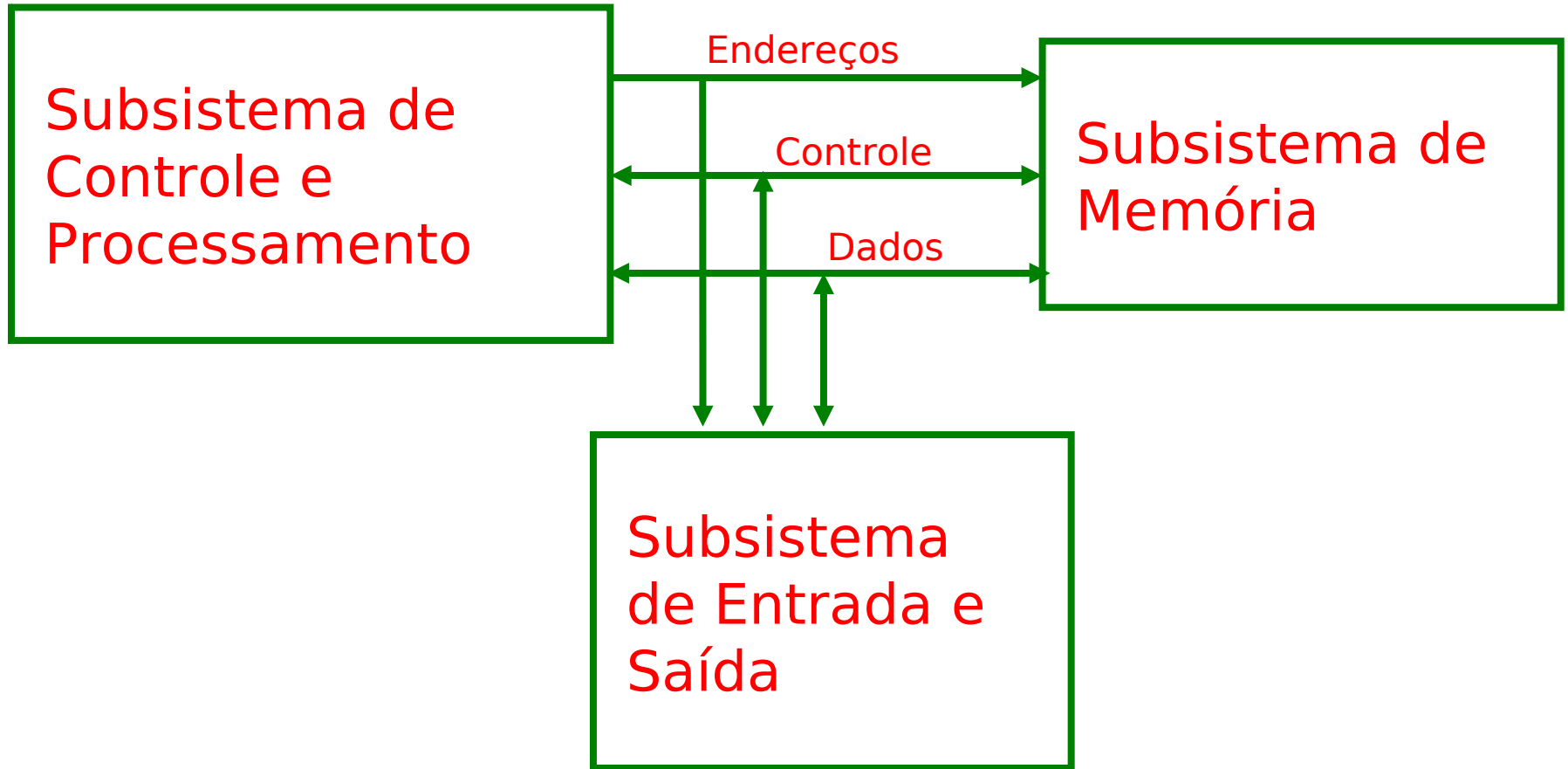
- Atualidade:
 - Quinta geração?
 - CIs ULSI – micro ou nanotecnologia?
 - TERAFLIPS ou processamento inteligente?
 - Processamento paralelo
 - Novas tecnologias
 - Processamento óptico/quântico
 - Máquinas de inspiração biológica

Revisão de Conceitos

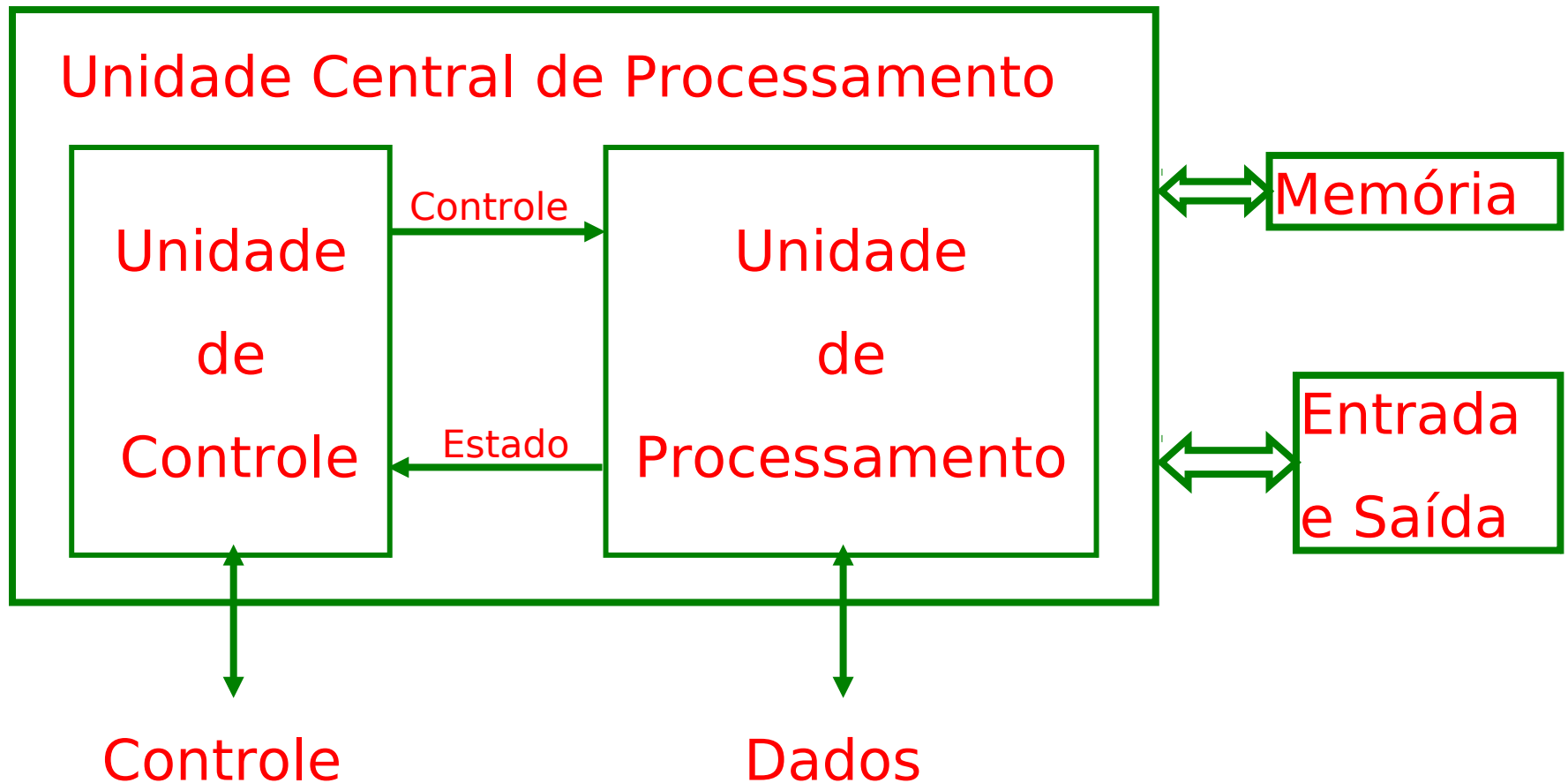


- Organização geral de um sistema de computação
- Organização do subsistema de controle e processamento
 - A Unidade de Processamento
 - A Unidade de Controle

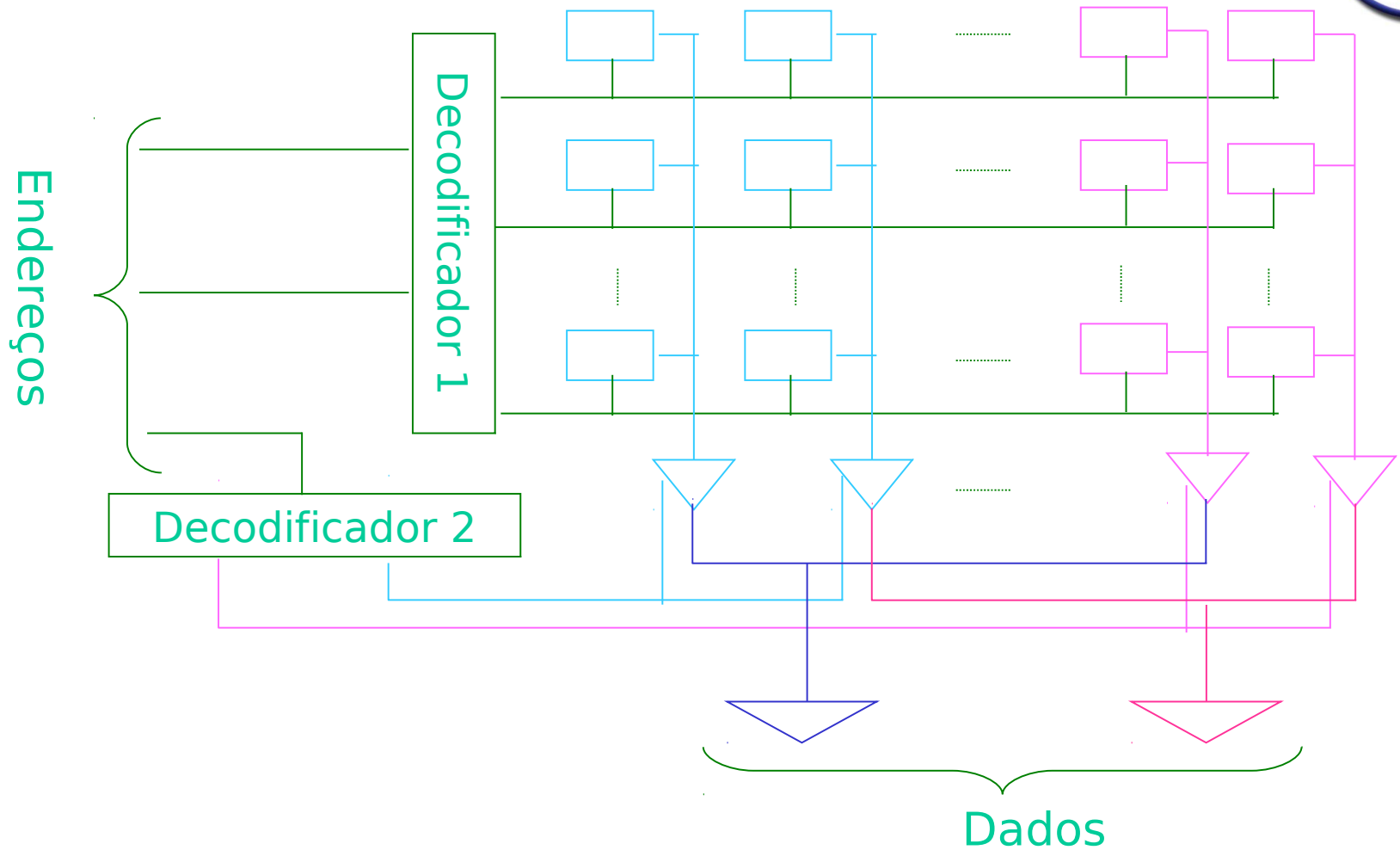
Organização geral de um computador



Subsistema de Controle e Processamento



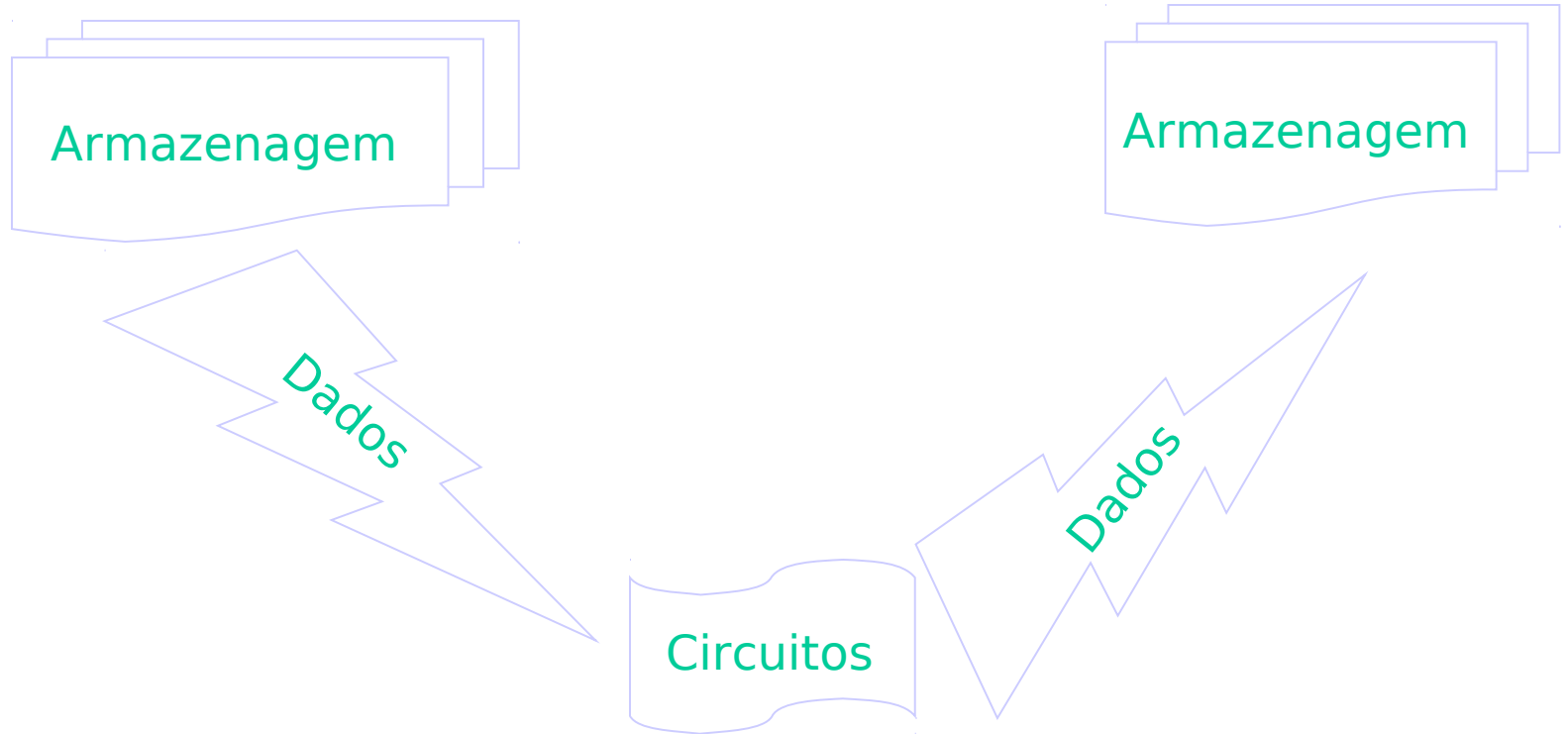
Subsistema de Memória



Subsistema de Memória



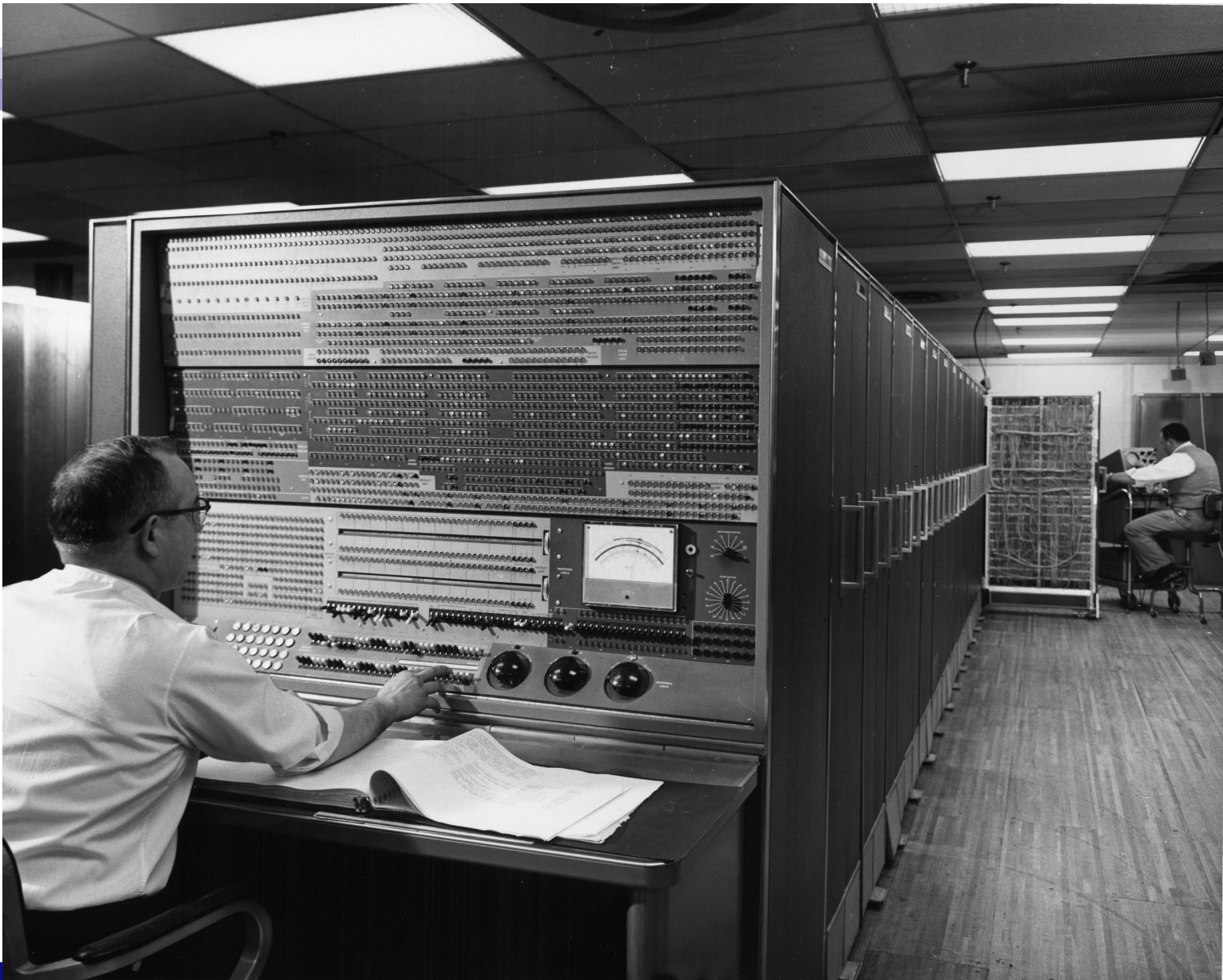
- Processamento = Movimento de Dados





ALGUNS SISTEMAS

IBM Stretch Supercomputer



IBM Stretch Supercomputer



- Capacidade de 100 bilhões de operações

Por dia!!!!

- Lançado em 1961
- Tinha 150 mil transistores....

IBM Stretch Supercomputer



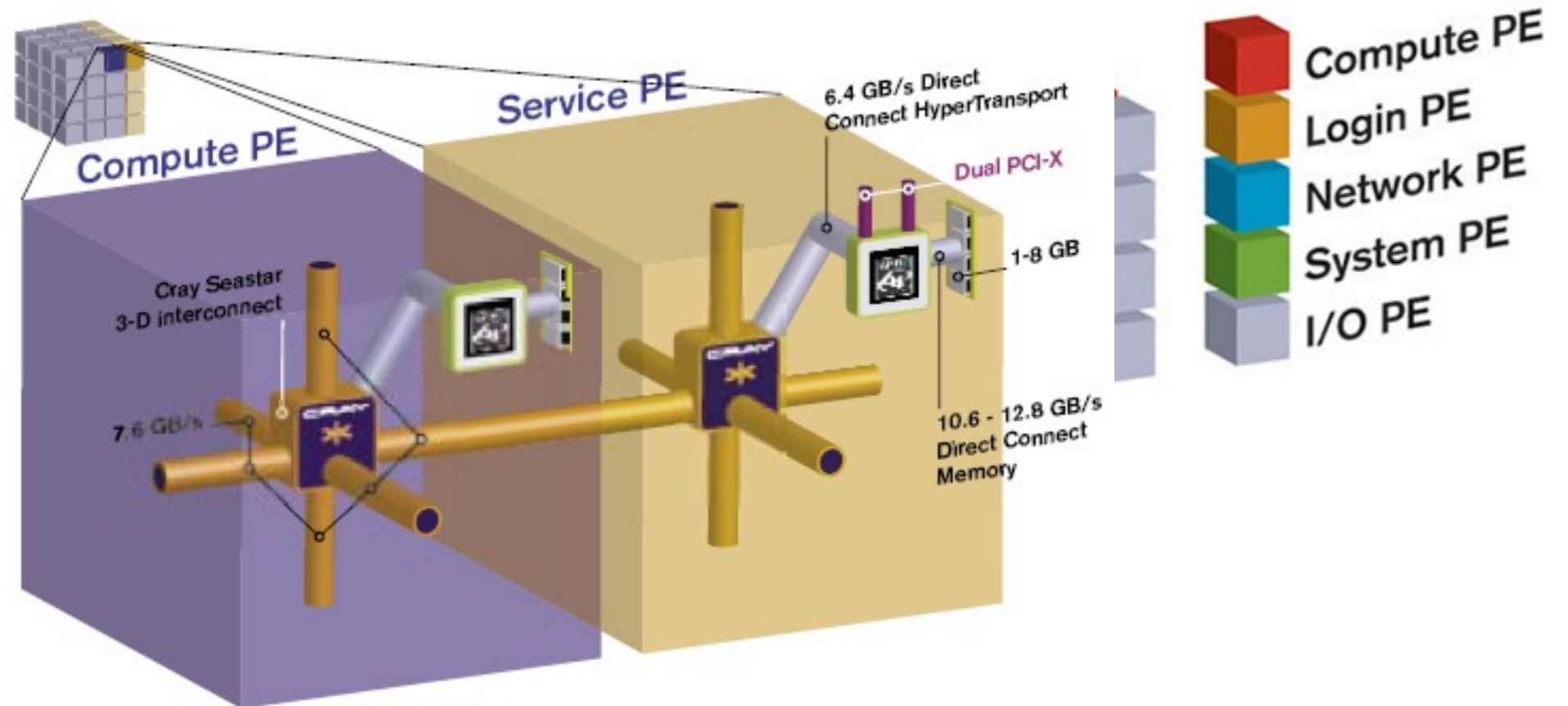
■ Algumas inovações importantes:

- ☐ Multiprogramação
- ☐ Pipeline
- ☐ Proteção de memória
- ☐ Byte de oito bits

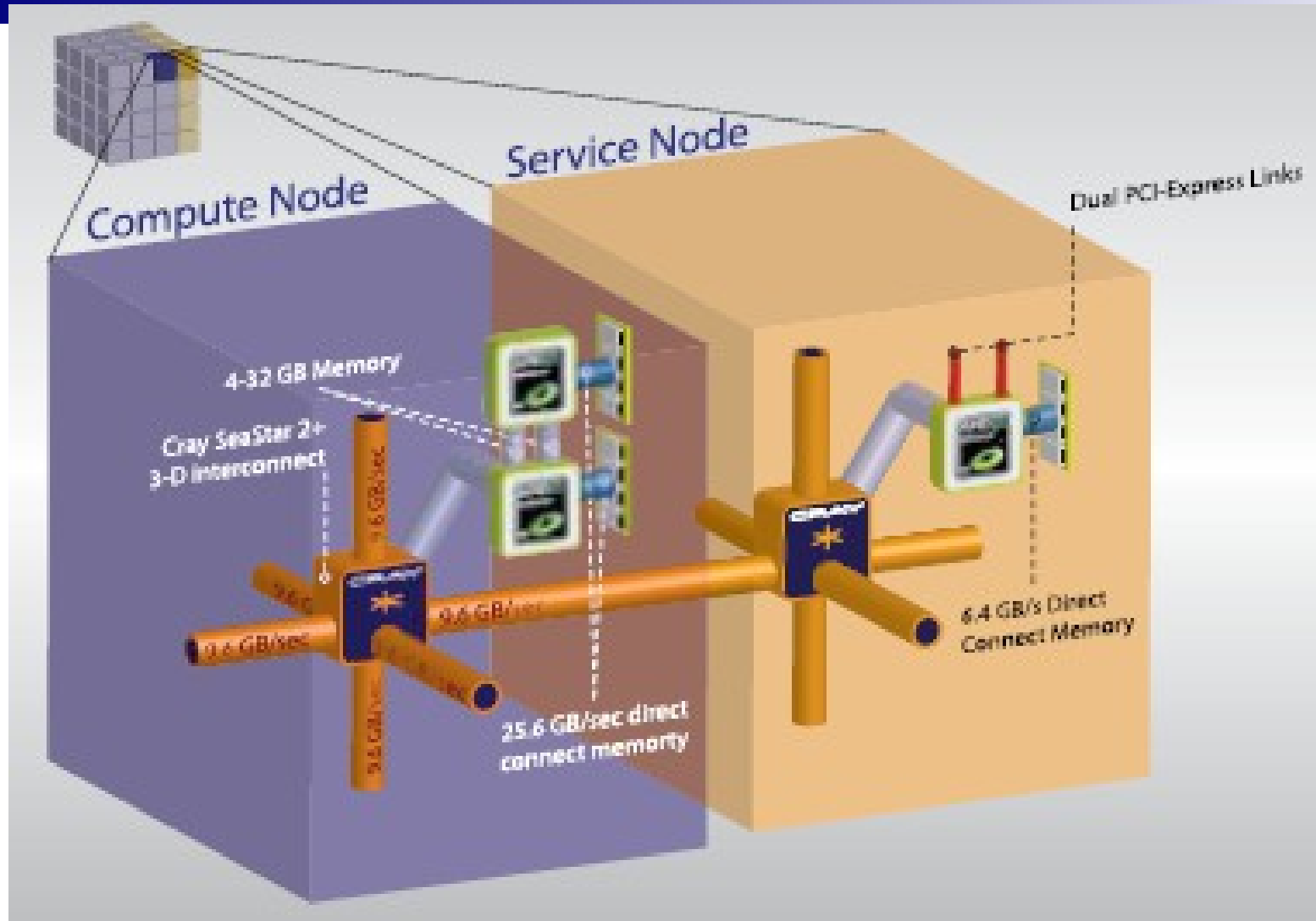
Cray XT4



UNICOS/lc Architecture



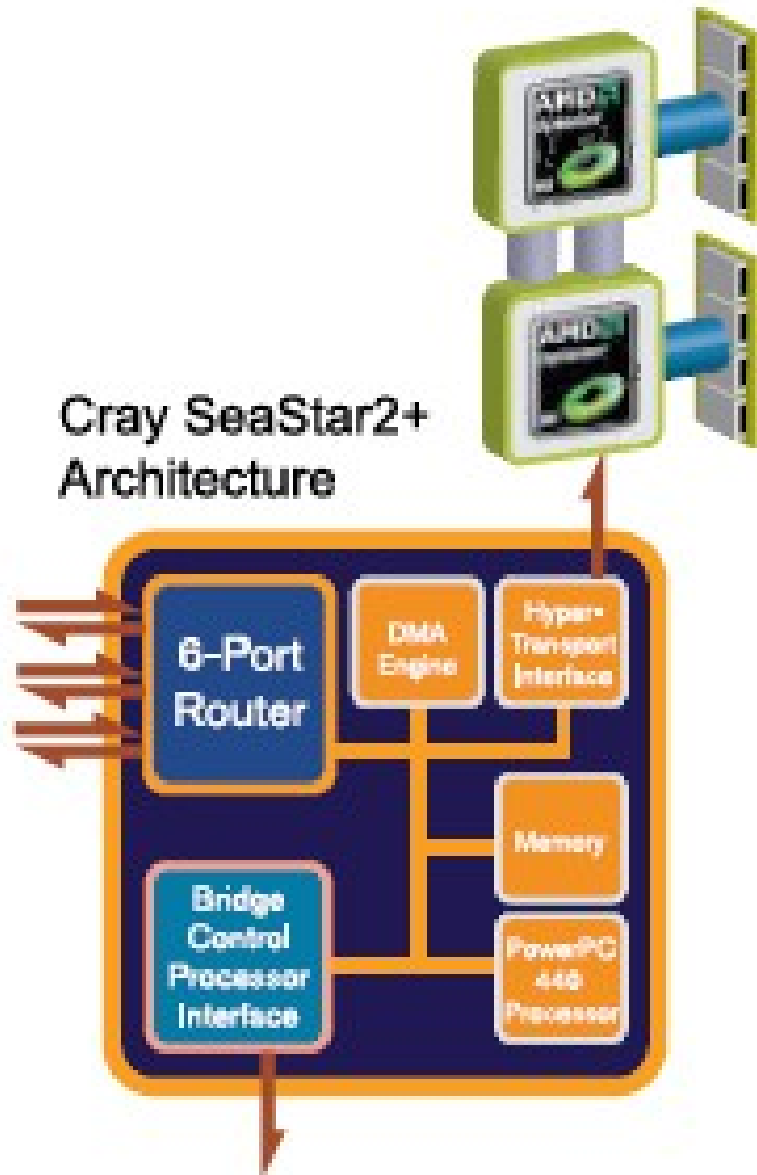
Cray XT5 (Jaguar)



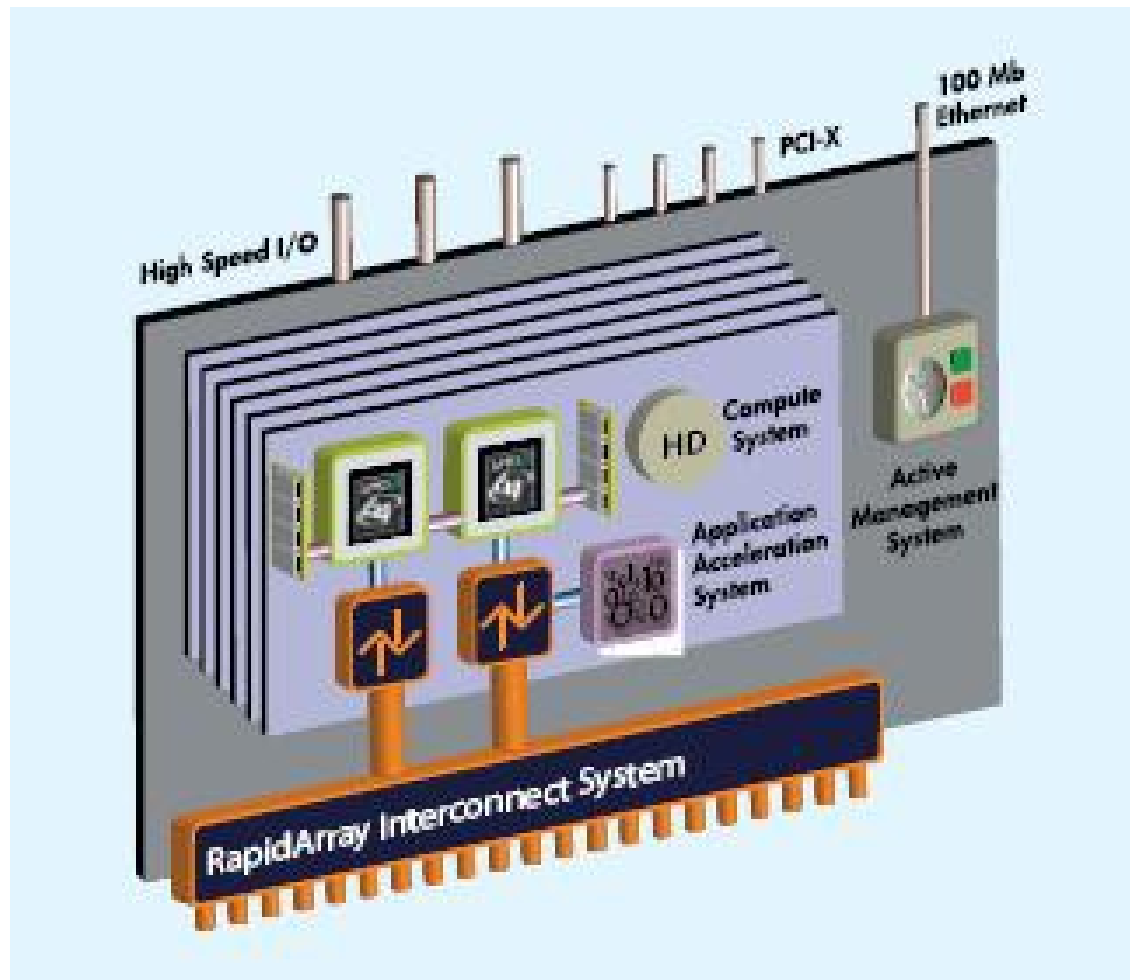
Cray XT5



Cray SeaStar2+
Architecture



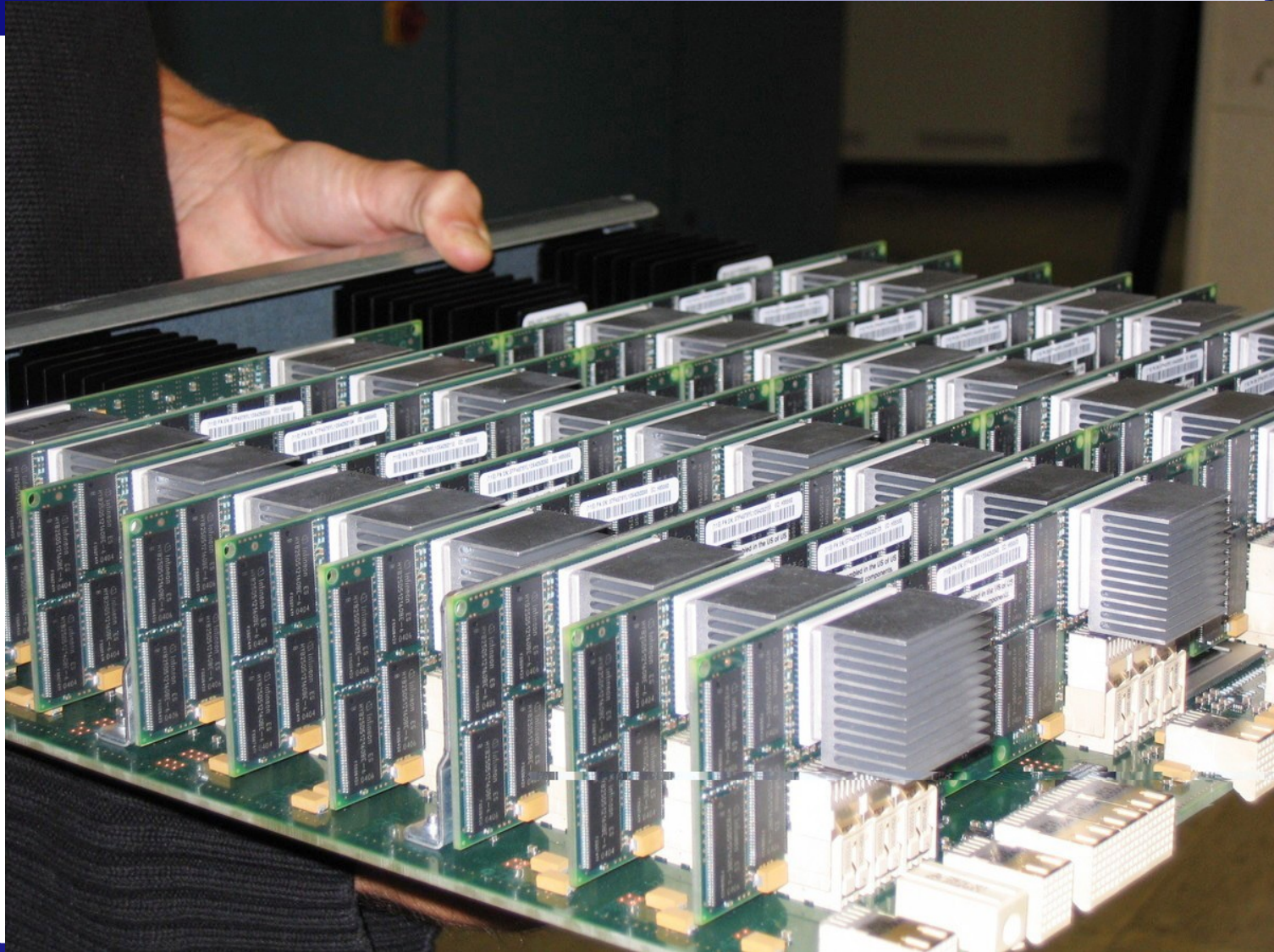
Cray XD1



IBM BlueGene/L



IBM BlueGene/L



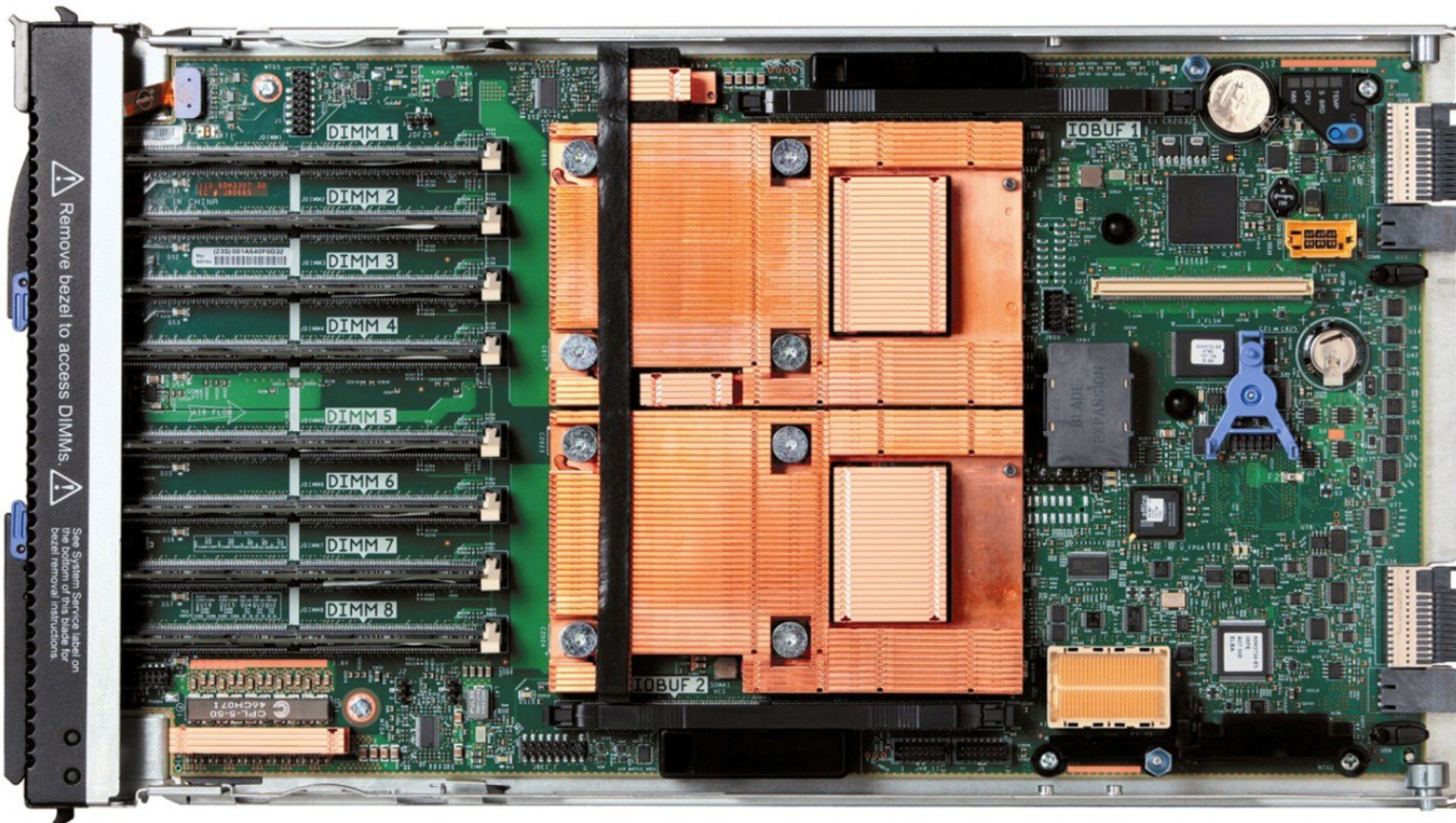
IBM BlueGene/P



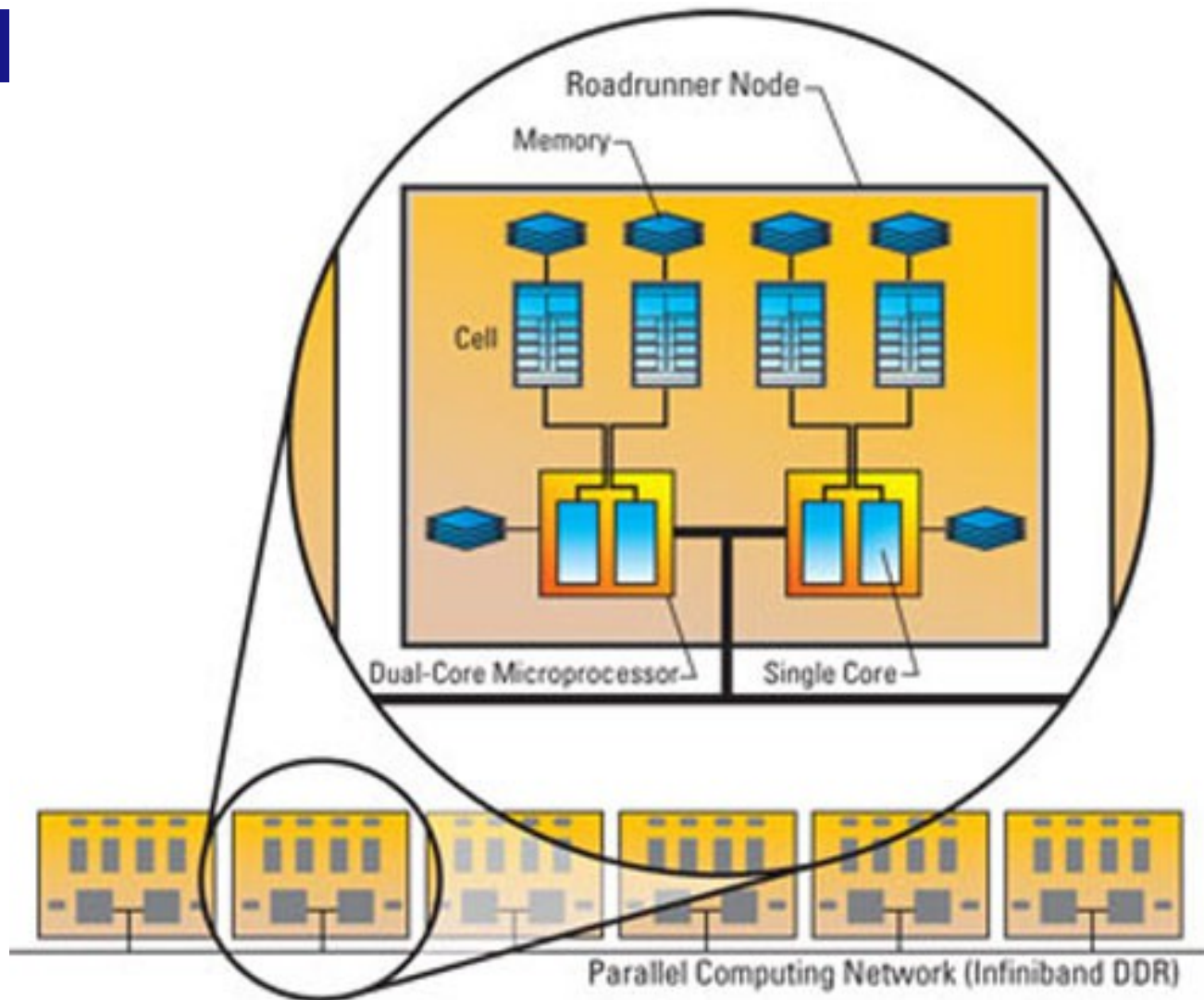
IBM RoadRunner



IBM RoadRunner



IBM RoadRunner



Classificação de arquiteturas



- Fluxo de dados (Flynn, 1966)

Michael J. Flynn, "Very high speed computing systems" Proc. of the IEEE, 54(12)1901-1909, December 1966.

- Capacidade de processamento (Feng, 1972)

Tse-yun Feng, "An overview of parallel processing systems", Westcom Technical Papers, Session I –pp.1-2, 1972.

- Estrutura da máquina (Händler, 1977)

Wolfgang Händler, "The impact of classification schemes on computer architecture", Proc. of Intl Conf on Parallel Processing, pp.7-15, 1977.

Classificação de Flynn



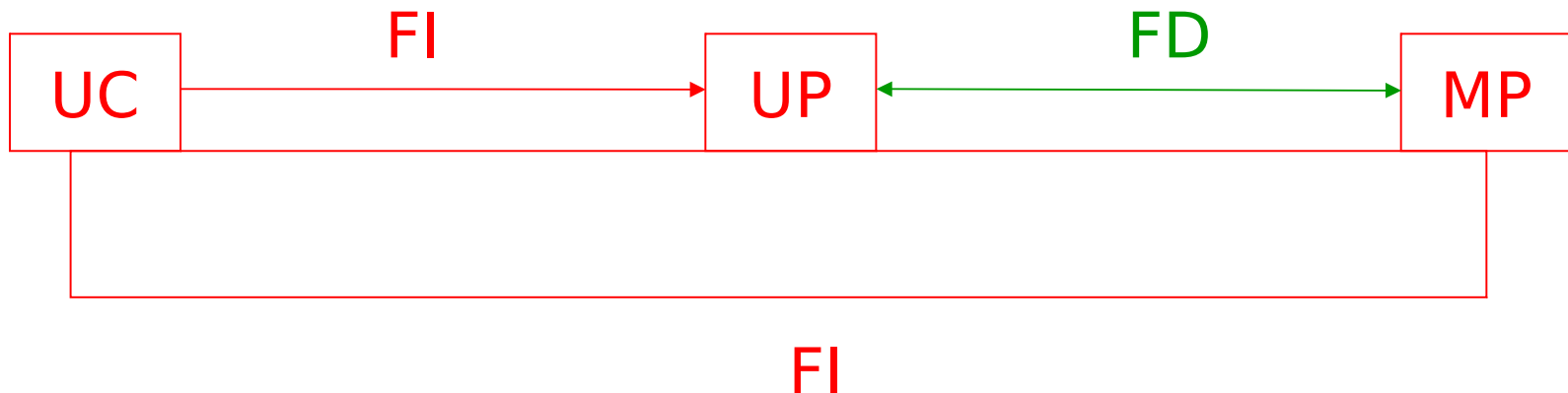
- Trabalha considerando como ocorrem os fluxos de dados e fluxos de instruções na execução de um programa

UC	Unidade de Controle
UP	Unidade de Processamento
MP	Memória Principal
<u>FI</u> →	Fluxo de Instruções
<u>FD</u> →	Fluxo de Dados

Classificação de Flynn



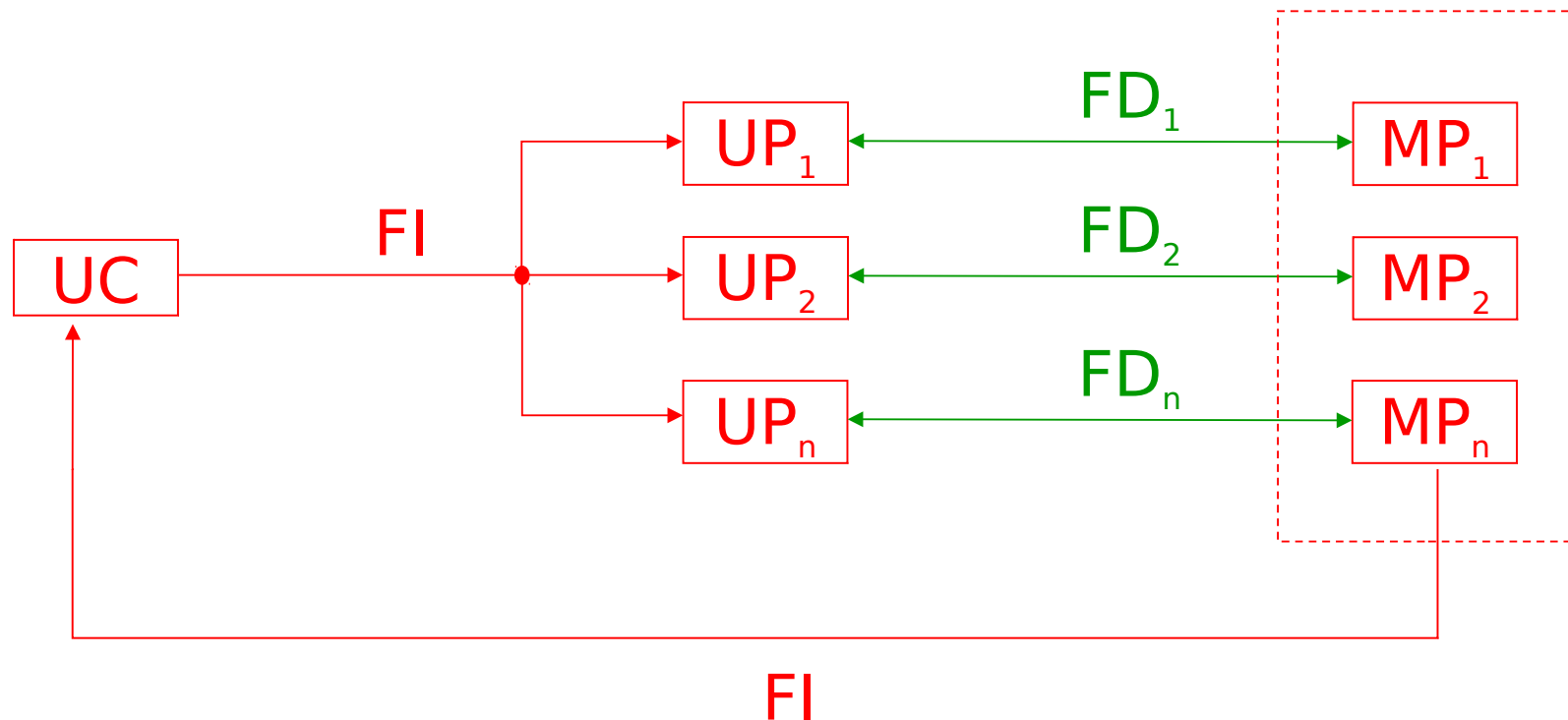
SISD – Single Instruction stream,
Single Data stream



Classificação de Flynn



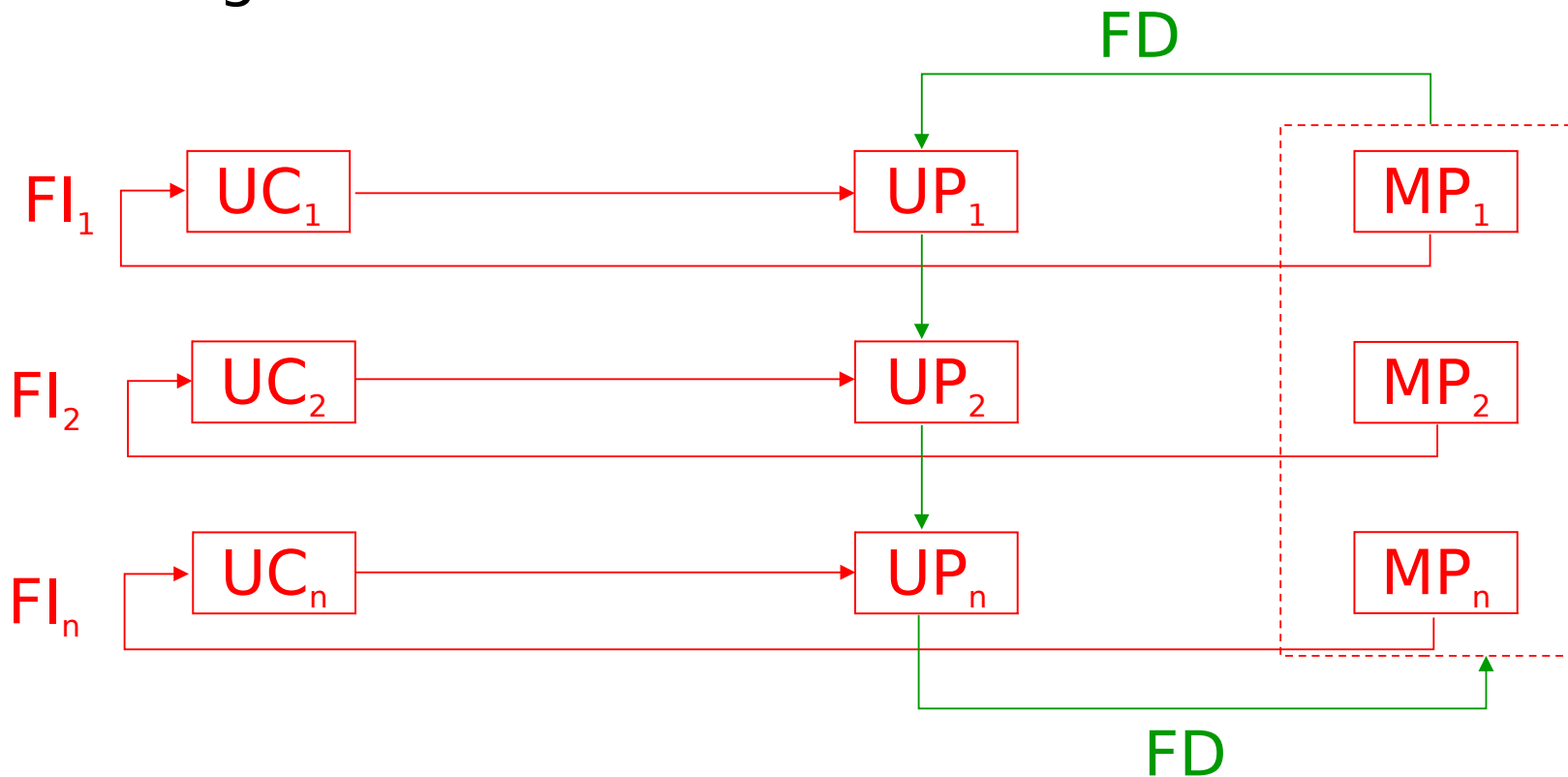
SIMD – Single Instruction stream,
Multiple Data stream



Classificação de Flynn



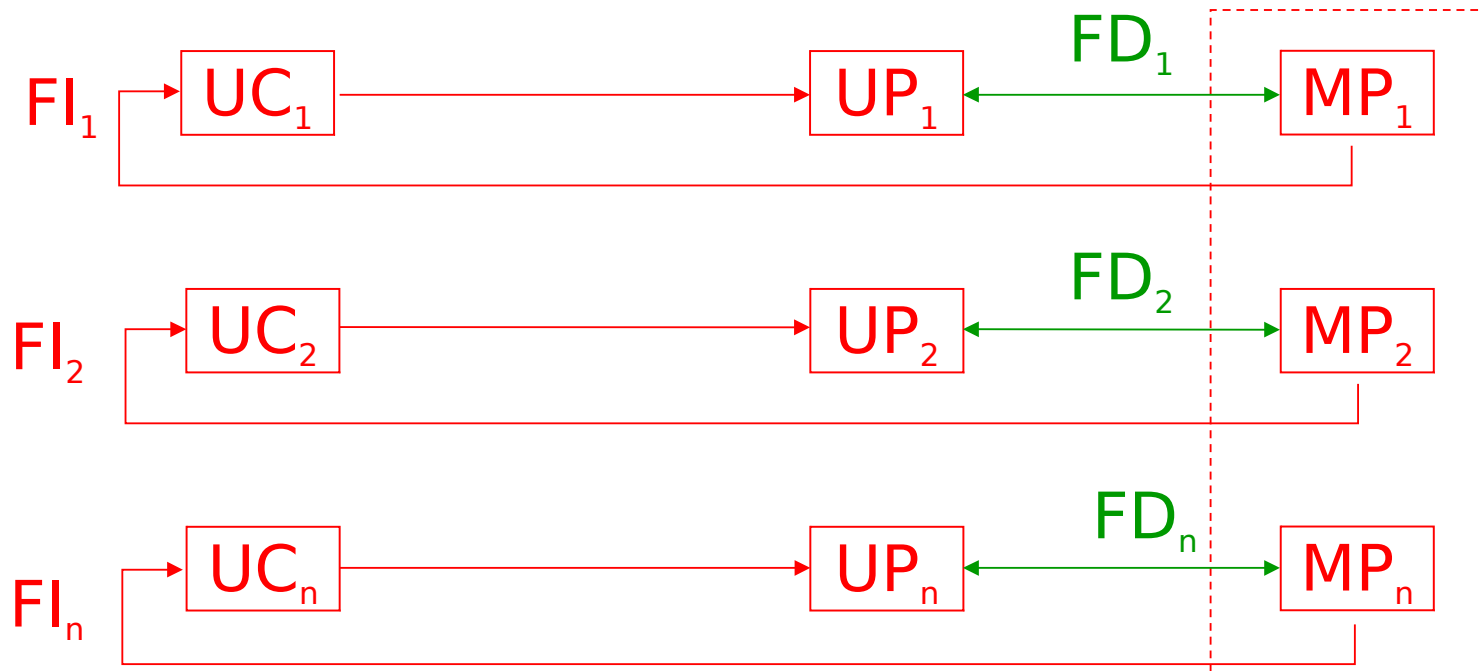
MISD – Multiple Instruction stream,
Single Data stream



Classificação de Flynn



MIMD – Multiple Instruction stream,
Multiple Data stream

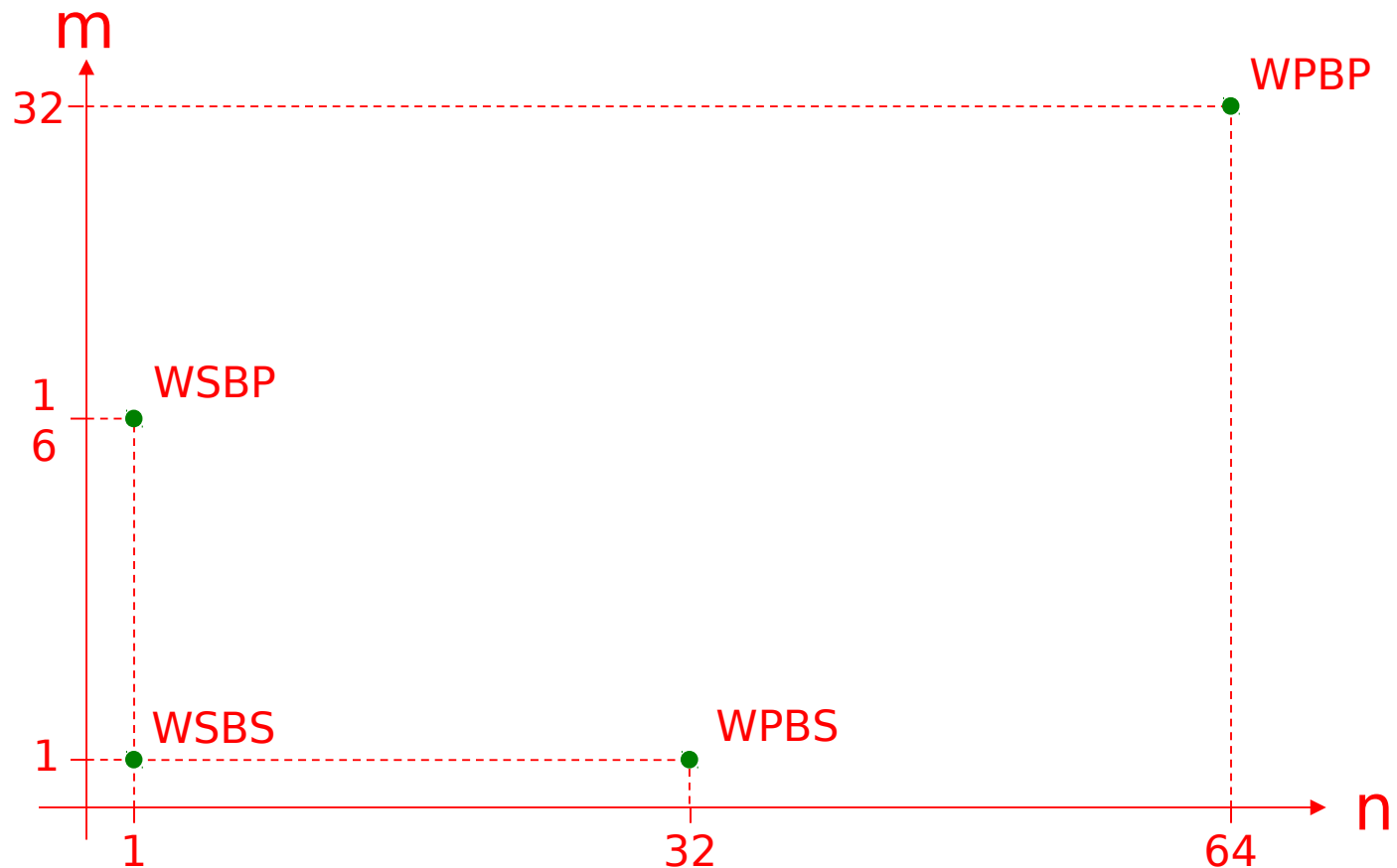


Classificação de Feng



- Grau de paralelismo
 - $n \rightarrow$ tamanho de palavra
 - $m \rightarrow$ fatia de bits
 - $P(n,m) \rightarrow$ grau de paralelismo
- O grau máximo de paralelismo é dado por $n.m$
 - WSBS (processamento serial por bit): $n=m=1$
 - WSBP (processamento por fatia de bits): $n=1, m>1$
 - WPBS (processamento por fatia de palavras): $n>1, m=1$
 - WPBP (processamento paralelo): $n>1, m>1$

Classificação de Feng



Classificação de Händler



- Estrutural, mapeando sistemas num espaço tridimensional ...

- $T(C) = \langle K \times K', D \times D', W \times W' \rangle$
 - $K \rightarrow$ número de processadores
 - $K' \rightarrow$ número de processadores cascadeáveis (pipelined)
 - $D \rightarrow$ número de ULAs controladas por processador
 - $D' \rightarrow$ número de ULAs cascadeáveis
 - $W \rightarrow$ tamanho da palavra da ULA
 - $W' \rightarrow$ número de estágios nas ULAs